

**【特許請求の範囲】****【請求項 1】**

挿入部の先端部に配設され、被観察体像を撮像する撮像素子と、  
前記撮像素子内に配設され、所定の電源から当該撮像素子に対して所定の電源電圧を供給するための電源供給線と、  
前記撮像素子に設けられ、所定の制御信号に応じて前記電源供給線に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部と、  
前記撮像素子に設けられ、当該撮像素子の起動時において前記電源供給線に流れる電流を、前記撮像素子の通常動作時において前記電源供給線に流れる電流に対して相対的に増加させるための前記所定の制御信号を生成し、所定のタイミングにおいて前記電源電流補正部に対して当該制御信号を出力する電源電流制御部と、  
を具備することを特徴とする内視鏡。

10

**【請求項 2】**

前記電源電流補正部は、前記電源供給線と G N D 間に対して、前記撮像素子の起動時と前記撮像素子の通常動作時とにおける前記電源に係る消費電流が略同じになる補正電流を流すよう当該電源供給線の負荷を補正することを特徴とする請求項 1 の内視鏡。

**【請求項 3】**

前記電源電流補正部は、抵抗とトランジスタとを有する補正回路を備え、  
前記電源電流制御部は、前記撮像素子の起動時において、前記補正回路における前記トランジスタを導通せしめ、前記抵抗値と当該トランジスタのオン抵抗値とによる前記補正電流を供給することを特徴とする請求項 1 の内視鏡。

20

**【請求項 4】**

前記電源電流補正部は、  
前記撮像素子における撮像信号を出力する出力ドライバ回路と、  
前記出力ドライバ回路への入力電圧を切り換え可能とする補正回路と、  
と有し、  
前記電源電流制御部は、前記撮像素子の起動時において、前記撮像素子の起動時と前記撮像素子の通常動作時とにおける前記電源に係る消費電流が略同じになるように、前記補正回路を制御することを特徴とする請求項 1 の内視鏡。

30

**【請求項 5】**

前記電源電流補正部は、  
前記撮像素子における画素部から出力された画素出力信号を入力し差動撮像信号を出力する差動出力ドライバ回路と、  
前記差動出力ドライバの駆動電流を切り換え可能とする補正回路と、  
と有し、  
前記電源電流制御部は、前記撮像素子の起動時において、前記撮像素子の起動時と前記撮像素子の通常動作時とにおける前記電源に係る消費電流が略同じになるように、前記補正回路を制御することを特徴とする請求項 1 の内視鏡。

40

**【請求項 6】**

前記補正回路は、前記差動ドライバ回路における前記電源供給線と G N D の間に設けられ、当該差動出力ドライバの駆動電流を変化させる可変電流源であることを特徴とする請求項 5 の内視鏡。

**【請求項 7】**

前記補正回路は、前記差動ドライバ回路における前記電源供給線と G N D の間に設けられた、互いに定格電流値の異なる複数の電流源と、当該複数の電流源を切り換える切り換え部と、を有する

50

ことを特徴とする請求項 5 の内視鏡。

【請求項 8】

前記補正回路は、前記差動ドライバ回路における前記電源供給線と GND の間に設けられたトランジスタと、当該トランジスタに印加する駆動電圧として異なるリファレンス電圧を切り換える切り換え部と、を有する

ことを特徴とする請求項 5 の内視鏡。

【請求項 9】

前記電源電流制御部は、入力する同期信号に基づいて前記撮像素子が起動時である否かを判定する

ことを特徴とする請求項 1 - 8 のいずれか 1 項に記載の内視鏡。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、内視鏡に関し、特に、撮像素子を備える内視鏡に関する。

【背景技術】

【0002】

被検体の内部の被写体を撮像する内視鏡、及び、内視鏡により撮像された被写体の観察画像を生成する画像処理装置等を具備する内視鏡システムが、医療分野及び工業分野等において広く用いられている。

【0003】

20

このような内視鏡システムにおける内視鏡としては、撮像素子として、例えば CMOS イメージセンサを採用し、この CMOS イメージセンサから出力される撮像信号を後段の画像処理装置に対して伝送する内視鏡が広く知られている。

【0004】

上述した CMOS イメージセンサ等の撮像素子は、一般に、画像処理装置から内視鏡内に配設されたケーブルを介して所定の電源電圧の供給を受けると共に、所定の制御信号を受けて駆動されるようになっている。

【0005】

ここで、近年、内視鏡に配設される撮像素子および挿入部に関しては、益々小型化・細径化が囑望されており、これに伴い前記挿入部およびいわゆるユニバーサルコードの内部に配設されるケーブルについても細径化が求められている。

30

【0006】

このような状況にあるため、撮像素子に対して電源供給するための電源ケーブルについても、できる限り細くすることが求められている。このように電源ケーブルが細くなるとケーブル自体の抵抗成分も大きくなり、場合によっては 10 / m 以上の抵抗値となる。この場合、撮像素子の動作時の消費電力は、例えば、数 10 mW (消費電流は数 10 mA) に及ぶことも考えられる。

【0007】

ここで、例えば、電源ケーブル長が 5 m となると、ケーブル自体の抵抗値は 50 となる。この場合、挿入部先端部に配設された撮像素子において通常動作時 (消費電流 15 mA) での電源電圧が 3.3 V となるようにするには、電源供給元の電圧は、前記ケーブルの抵抗値を考慮すると約 4.05 V に設定する必要がある。

40

【0008】

ところが、一般に CMOS イメージセンサ等の撮像素子は、起動時 (電源投入時) においては動作が安定していないことから、消費電流が通常動作時よりも少なく、例えば、数 mA (ex. 4 mA) 程度まで減少する場合がある。このように起動時には予定する (通常動作時を基準とした場合) 消費電流より小さい電流しか流れない虞もあり、この場合、撮像素子には、3.3 V より高い、例えば、3.85 V 程度の電圧が印加される虞があり、撮像素子の耐圧をオーバーしてしまうという問題が生じる。

【0009】

50

一方、従来、特開 2 0 0 2 - 5 6 2 号公報において、内視鏡の挿入部先端部に配設された撮像素子に対して電源安定化回路を設ける技術が示されている（特許文献 1）。

【 0 0 1 0 】

また、特開 2 0 1 4 - 2 0 0 6 3 7 号公報においては、内視鏡の先端部における C C D を駆動する波形生成回路の動作状態に応じて電源電流を調整することで動作状態の変化による消費電流の変動を抑制する技術が示されている（特許文献 2）。

【先行技術文献】

【特許文献】

【 0 0 1 1 】

【特許文献 1】特開 2 0 0 2 - 5 6 2 号公報

【特許文献 2】特開 2 0 1 4 - 2 0 0 6 3 7 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 2 】

しかし、特許文献 1 に示される技術においては、安定化回路はセラミックコンデンサなどの素子からなり、過渡的に変化する消費電流分の電荷については供給できるものの、撮像素子の起動時と通常動作時とにおいて消費電流を一定にすることはできない。

【 0 0 1 3 】

また、特許文献 2 に示される技術においては、撮像素子の起動時に動作が決まらない状態において確実に消費電流低減分を補う構成、方法については何等開示されておらず、上述したケーブル細径化による抵抗分増加の影響についても対応することは困難であると考えられる。

【 0 0 1 4 】

本発明は上述した事情に鑑みてなされたものであり、撮像素子の起動時等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することを可能とした内視鏡を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 5 】

本発明の一態様の内視鏡は、挿入部の先端部に配設され、被観察体像を撮像する撮像素子と、前記撮像素子内に配設され、所定の電源から当該撮像素子に対して所定の電源電圧を供給するための電源供給線と、前記撮像素子に設けられ、所定の制御信号に応じて前記電源供給線に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部と、前記撮像素子に設けられ、当該撮像素子の起動時において前記電源供給線に流れる電流を、前記撮像素子の通常動作時において前記電源供給線に流れる電流に対して相対的に増加させるための前記所定の制御信号を生成し、所定のタイミングにおいて前記電源電流補正部に対して当該制御信号を出力する電源電流制御部と、を具備する。

【発明の効果】

【 0 0 1 6 】

本発明によれば、撮像素子の起動時等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することを可能とした内視鏡を提供することができる。

【図面の簡単な説明】

【 0 0 1 7 】

【図 1】図 1 は、本発明の第 1 の実施形態の内視鏡を含む内視鏡システムの構成を示す図である。

【図 2】図 2 は、第 1 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図 3】図 3 は、第 1 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【図 4】図 4 は、従来の内視鏡において、起動時における電源電圧特性および電源電流特

10

20

30

40

50

性、並びに、理想電源電圧特性および理想電源電流特性を示した図である。

【図 5】図 5 は、第 1 の実施形態の内視鏡において、起動時と通常動作時における電源電圧特性および電源電流特性、並びに、クロック信号、同期信号および電源電流制御信号の関係を示したタイミングチャートである。

【図 6】図 6 は、本発明の第 2 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図 7】図 7 は、第 2 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【図 8】図 8 は、本発明の第 3 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図 9】図 9 は、第 3 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【図 10】図 10 は、本発明の第 4 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図 11】図 11 は、第 4 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【図 12】図 12 は、本発明の第 5 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図 13】図 13 は、第 5 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【発明を実施するための形態】

【0018】

以下、図面を参照して本発明の実施形態を説明する。

【0019】

< 第 1 の実施形態 >

図 1 は、本発明の第 1 の実施形態の内視鏡を含む内視鏡システムの構成を示す図であり、図 2 は、第 1 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【0020】

図 1、図 2 に示すように、本第 1 の実施形態の内視鏡を有する内視鏡システム 1 は、被検体を観察し撮像する内視鏡 2 と、当該内視鏡 2 に接続され前記撮像信号を入力し所定の画像処理を施すビデオプロセッサ 3 と、被検体を照明するための照明光を供給する光源装置 4 と、撮像信号に応じた観察画像を表示するモニタ装置 5 と、を有している。

【0021】

内視鏡 2 は、被検体の体腔内等に挿入される細長の挿入部 6 と、挿入部 6 の基端側に配設され術者が把持して操作を行う内視鏡操作部 10 と、内視鏡操作部 10 の側部から延出するように一方の端部が設けられたユニバーサルコード 11 と、を有して構成されている。

【0022】

挿入部 6 は、先端側に設けられた硬質の先端部 7 と、先端部 7 の後端に設けられた湾曲自在の湾曲部 8 と、湾曲部 8 の後端に設けられた長尺かつ可撓性を有する可撓管部 9 と、を有して構成されている。

【0023】

前記ユニバーサルコード 11 の基端側にはコネクタ 12 が設けられ、当該コネクタ 12 は光源装置 4 に接続されるようになっている。すなわち、コネクタ 12 の先端から突出する流体管路の接続端部となる口金（図示せず）と、照明光の供給端部となるライトガイド口金（図示せず）とは光源装置 4 に着脱自在で接続されるようになっている。

【0024】

さらに、前記コネクタ 12 の側面に設けた電気接点部には接続ケーブル 13 の一端が接続されるようになっている。そして、この接続ケーブル 13 には、例えば内視鏡 2 にお

10

20

30

40

50

る撮像素子（ＣＭＯＳイメージセンサ）１２１（図２参照）からの撮像信号を送送する信号線、並びに、撮像素子を駆動するための制御信号線および電源線が内設され、また、他端のコネクタ部はビデオプロセッサ３に接続されるようになっている。

【００２５】

図２に示すように、本実施形態の内視鏡２は、挿入部６の先端部７に配設された、被写体像を入光するレンズを含む対物光学系（図示せず）と、対物光学系における結像面に配設された撮像素子（ＣＭＯＳイメージセンサ）１２１と、を備える。

【００２６】

また内視鏡２は、撮像素子１２１から延出され、当該撮像素子１２１から挿入部６、操作部１０、ユニバーサルコード１１を経て、コネクタ１２に至るまで配設されたケーブル２８を備える。

【００２７】

撮像素子１２１は、上述したように本実施形態においてはＣＭＯＳイメージセンサにより構成される撮像素子である。また、撮像素子１２１は、被写体像を入光し光電変換した後、所定の画素出力信号を出力する画素部１２２と、前記画素出力信号を入力し所定の信号処理を行った後、撮像信号として出力する信号処理部１２３と、これら画素部１２２、信号処理部１２３等を制御する制御部１２４と、を備える。

【００２８】

ケーブル２８は、各種駆動信号（基準クロックＣＬＫ、各種同期信号等）を送送する駆動信号ライン、撮像素子１２１を駆動するための電源電圧ＶＤＤを供給するための電源供給ライン、前記撮像信号を送送する撮像信号ライン等を内包するケーブルであり、本実施形態においては、撮像素子１２１からコネクタ１２に至るまで配設されている。

【００２９】

前記駆動信号ラインは、ビデオプロセッサ３における駆動制御部３２と撮像素子１２１とに接続され、撮像素子１２１を制御するための各種駆動信号（基準クロックＣＬＫ、各種同期信号等）を送送する。

【００３０】

前記電源供給ラインは、ビデオプロセッサ３における電源部３３に接続され、撮像素子１２１に対して電源電圧を供給するためのＶＤＤラインおよびグランドライン（ＧＮＤ）を有する。

【００３１】

なお、前記ＶＤＤライン（電源供給線）は、撮像素子１２１に接続された後、当該撮像素子１２１内部に配線され、当該撮像素子１２１に対して所定の電源電圧ＶＤＤを供給する役目を果たす。

【００３２】

また、撮像素子１２１は、電源供給線（ＶＤＤライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部１５０と、所定のタイミングにおいて前記電源電流補正部１５０に対して制御信号を出力する電源電流制御部１６０と、を具備するが、詳細については後述する。

【００３３】

一方、本実施形態の内視鏡システム１は、当該内視鏡２に接続され前記撮像信号を入力し所定の画像処理を施すビデオプロセッサ３を備える。

【００３４】

本実施形態においてビデオプロセッサ３は、内視鏡２からの撮像信号を入力し、所定の画像処理を施す撮像信号処理回路３１と、内視鏡２に対して各種動作制御信号を送出する駆動制御部３２と、ビデオプロセッサ３内の各種回路に供給する電源電圧および内視鏡２における各種電源部に対して供給するための電源電圧を生成する電源部３３と、を備える。

【００３５】

具体的に駆動制御部３２は、所定の制御信号、例えば、基準クロックＣＬＫおよび同期

10

20

30

40

50

信号を生成し、前記ケーブル 28 を介して撮像素子 121 に対して供給するようになっている。

【0036】

また、電源部 33 は、撮像素子 121 に供給するための電源電圧 VDD を生成し、ケーブル 28 に配した電源供給線 (VDD ライン) およびグラウンドライン (GND) を介して当該電源電圧 VDD を撮像素子 121 に供給するようになっている。

【0037】

次に、本第 1 の実施形態を特徴付ける、撮像素子 121 に設けた電源電流補正部 150 および電源電流制御部 160 について説明するに先立って、本発明における「撮像素子の起動時」について説明する。

10

【0038】

上述したように、本発明は、「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することを可能とした内視鏡を提供することを目的とするものであるが、本実施形態において「撮像素子の起動時」について以下、定義づける。

【0039】

< 本実施形態における「撮像素子の起動時」について >

本実施形態において「撮像素子の起動時」とは、内視鏡 2 に対する電源投入時であって撮像素子 121 に対して実際に電源電圧 VDD が供給され起動が開始された直後からの極短時間を指す。

20

【0040】

より具体的に「撮像素子の起動時」とは、撮像素子 121 に電源電圧 VDD が供給され起動が開始された直後から、ビデオプロセッサ 3 における駆動制御部 32 から撮像素子 121 に対して「同期信号」が送出され、当該撮像素子 121 の電源電流制御部 160 において当該「同期信号」の最初期における信号を受信するまでの期間をいう。

【0041】

対して「撮像素子の通常動作時」とは、上述した「起動時」を経て、現に撮像素子 121 から所定の撮像信号の出力が開始された後の期間であり、撮像素子 121 自体の動作も安定し、当該撮像素子 121 に供給する電源供給線 (VDD ライン) における消費電流も定格動作の範囲内に収まっている状態の時をいう。

30

【0042】

以下、図 4 を参照して、「撮像素子の起動時」と「撮像素子の通常動作時」とにおける電源供給線 (VDD ライン) の電源電圧および電源電流の状態について説明する。

【0043】

図 4 は、従来の内視鏡において、起動時における電源電圧特性および電源電流特性、並びに、理想電源電圧特性および理想電源電流特性を示した図である。

【0044】

近年、内視鏡の撮像素子および挿入部等の小型化・細径化に伴って、撮像素子に電源電圧を供給する電源ケーブルについても細径化が求められ、当該ケーブル自体の抵抗値についても増大を余儀なくされていることは上述した。

40

【0045】

このような状況下において、上述の如き定義する「撮像素子の起動時」においては、本実施形態の如き CMOS イメージセンサ等の撮像素子は動作が安定していないことから、消費電流が通常動作時よりも少なく、例えば、数 mA (ex. 4 mA) 程度まで減少する場合があることについても先に述べたとおりである。

【0046】

具体的に、図 4 に示すように、近年における従来の内視鏡においては、「撮像素子の起動時」において撮像素子に供給される電源供給線 (VDD ライン) においては、本来であれば図 4 において符号 “Ia” にて示す「理想電源電流特性」の如き起動直後からなだらかに立ち上がるべき電流特性が、符号 “Ib” にて示す「従来の電源電流特性」の如く、

50

通常動作時に比べて無視できない程度まで落ち込む虞があった。

【 0 0 4 7 】

このように「撮像素子の起動時」においては、上述したように電源供給線（VDDライン）において内視鏡として予定する消費電流（通常動作時を基準とする消費電流）より小さい電流しか流れない虞もあり、この場合、撮像素子には、定格（例えば3.3V）より高い電圧値、例えば、3.85V程度の電圧が印加される虞があり、撮像素子の耐圧をオーバーしてしまうという問題が生じる。

【 0 0 4 8 】

この点を図4を用いて具体的に説明すると、「撮像素子の起動時」において撮像素子に供給される電源供給線（VDDライン）においては、図4において符号“Va”にて示す「理想電源電圧特性」の如き特性が望ましいところ、同図符号“Vb”にて示す「従来の電源電圧特性」の如く、通常動作時に比べて無視できない程度まで撮像素子に印加される電圧が増大する虞があった。

10

【 0 0 4 9 】

本出願人はこのような事情に鑑みて、上述の如く「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することを可能とした内視鏡を提供するものであり、以下その具体的な解決方法について説明する。

【 0 0 5 0 】

< 電源電流補正部および電源電流制御部 >

20

上述したように、撮像素子121は、電源電流補正部150および電源電流制御部160を備えることを特徴とする。以下、第1の実施形態の内視鏡2における電源電流補正部150および電源電流制御部160の構成について、図2に加え図3および図5を参照して詳しく説明する。

【 0 0 5 1 】

図3は、第1の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図であり、図5は、第1の実施形態の内視鏡において、起動時と通常動作時における電源電圧特性および電源電流特性、並びに、クロック信号、同期信号および電源電流制御信号の関係を示したタイミングチャートである。

【 0 0 5 2 】

30

図2、図3に示すように、本第1の実施形態の撮像素子121は、上述したように電源電流補正部150および電源電流制御部160を備える。

【 0 0 5 3 】

電源電流補正部150は、撮像素子121に供給される電源供給線（VDDライン）とグランド（GND）との間に設けられた電源電流補正回路151を備える。この電源電流補正回路151は、直列に接続されたトランジスタ152と抵抗153とで構成され、これら直列回路が前記VDDとGNDとの間に挿入されるように配置される。

【 0 0 5 4 】

また、電源電流制御部160は、撮像素子の起動時（「撮像素子の起動時」の定義については後に詳述する）において所定の制御信号（電源電流制御信号）を生成し出力する。また、その出力はビデオプロセッサ3における駆動制御部32から入力した同期信号および基準クロックCLKに応じて制御されるようになっている。

40

【 0 0 5 5 】

また、電源電流制御部160から出力される当該制御信号（電源電流制御信号）は、電源電流補正部150における前記トランジスタ152のゲートに印加され、当該トランジスタ152をオンオフ制御するようになっている。

【 0 0 5 6 】

ここで、電源電流補正部150は、電源電流制御部160から供給される所定の制御信号（前記電源電流制御信号）に応じて前記電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する役目を果たす。

50



## 【 0 0 5 7 】

一方、電源電流制御部 1 6 0 は、当該撮像素子 1 2 1 の起動時において電源供給線（VDDライン）に流れる電流を、撮像素子 1 2 1 の通常動作時において電源供給線（VDDライン）に流れる電流に対して相対的に増加させるための制御信号（前記電源電流制御信号）を生成し、所定のタイミングにおいて前記電源電流補正部 1 5 0 に対して当該制御信号を出力する役目を果たす。

## 【 0 0 5 8 】

< 本実施形態における「撮像素子の起動時」の作用 >

上述の如き構成をなす電源電流補正部 1 5 0 および電源電流制御部 1 6 0 の作用について図 5 を参照して説明する。

10

## 【 0 0 5 9 】

内視鏡 2 およびビデオプロセッサ 3 に対して電源が投入されると、まず、電源供給線（VDDライン）には、電源部 3 3 からの電源電圧 VDD が供給され始め、その後、ビデオプロセッサ 3 における駆動制御部 3 2 から基準クロック CLK が送出される。

## 【 0 0 6 0 】

このとき、電源供給線（VDDライン）に印加される電源電圧および流れる電流共に徐々に立ち上がる。

## 【 0 0 6 1 】

一方で、電源電流制御部 1 6 0 からは、VDDの立ち上がりから間もなく所定電圧値に達すると“Hレベル”の制御信号（電源電流制御信号）が出力され、電源電流補正回路 1 5 1 におけるトランジスタ 1 5 2 のゲートに印加される。

20

## 【 0 0 6 2 】

電源電流補正回路 1 5 1 におけるトランジスタ 1 5 2 は、前記“Hレベル”の制御信号（電源電流制御信号）が印加されるとオンして、VDDとGND間に所定の補正電流が流れることになる。

## 【 0 0 6 3 】

すなわち、前記トランジスタ 1 5 2 がオンした際、前記抵抗 1 5 3 の抵抗値を R、当該トランジスタ 1 5 2 における ON 抵抗の値を  $R_{tr}$  とすると、 $R + R_{tr}$  の抵抗値に応じた補正電流が電源供給線（VDDライン）に供給されることとなる。

## 【 0 0 6 4 】

この  $R + R_{tr}$  の抵抗値は、本実施形態においては、撮像素子の起動時の消費電流と通常動作時の消費電流とがほぼ同等となるような値に設定されるようになっている。

30

## 【 0 0 6 5 】

このように、電源電流補正回路 1 5 1 におけるトランジスタ 1 5 2 がオンされると、撮像素子 1 2 1 に供給される電源供給線（VDDライン）の電流値の立ち上がり特性カーブ（Ia）が、トランジスタ 1 5 2 がオフのままであると仮定した場合の特性カーブ（Ib）に比して適正な上昇変化を辿るよう補正されることとなる。

## 【 0 0 6 6 】

また、この電流値の適正な上昇変化に伴って、電源供給線（VDDライン）の電圧値の特性カーブ（Va）についても、トランジスタ 1 5 2 がオフのままであると仮定した場合の特性カーブ（Vb）に比して適正な変化を辿るよう補正されることとなり、撮像素子 1 2 1 に対して定格を超える電圧が印加されることを防止することができる。

40

## 【 0 0 6 7 】

この後、ビデオプロセッサ 3 における駆動制御部 3 2 から同期信号が送出されると、電源電流制御部 1 6 0 において当該同期信号のパルスを検知し、所定のパルス数を検出した後、基準クロック CLK のタイミングに基づいて電源電流補正部 1 5 0 に向けて出力する制御信号（電源電流制御信号）を“Lレベル”に変化させる。

## 【 0 0 6 8 】

そして、この制御信号（電源電流制御信号）の“Lレベル”への立ち下りにより、電源電流補正回路 1 5 1 におけるトランジスタ 1 5 2 はオフされ、これにより電源供給線（V

50

ＤＤライン）に対する補正電流の供給も停止する。

【００６９】

電源供給線（ＶＤＤライン）に対する上記補正電流供給の停止に伴い、撮像素子１２１は通常動作に移行し、画素部１２２から出力される画素出力信号に応じて信号処理部１２３から所定の撮像信号が出力されることとなる。

【００７０】

以上説明したように、本第１の実施形態によると、上述の如く「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することを可能とした内視鏡を提供することができる。

【００７１】

< 第２の実施形態 >

次に、本発明の第２の実施形態について説明する。

【００７２】

図６は、本発明の第２の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図であり、図７は、第２の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【００７３】

本第２の実施形態の内視鏡は、その基本的な構成は第１の実施形態と同様であり、主に電源供給線（ＶＤＤライン）に流れる電流を変化させるように電源供給線の負荷を補正する電源電流補正部、および、所定のタイミングにおいて前記電源電流補正部に対して制御信号を出力する電源電流制御部の構成、特に電源電流補正部の構成を異にする。その他の構成は第１の実施形態と同様であるので、ここでは第１の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

【００７４】

図６に示すように、第２の実施形態の内視鏡２０２を含む内視鏡システム２０１においても、内視鏡２０２における挿入部先端部には、被写体像を入光するレンズを含む対物光学系（図示せず）と、当該対物光学系における結像面に配置された撮像素子２２１と、が配設される。

【００７５】

当該撮像素子２２１は、本第２の実施形態においてもＣＭＯＳイメージセンサにより構成される撮像素子であって、被写体像を入光し光電変換した後に所定の画素出力信号を出力する画素部２２２と、前記画素出力信号を入力し所定の信号処理を行った後、撮像信号として出力する信号処理部２２３と、これら画素部２２２、信号処理部２２３等を制御する制御部２２４と、を備える。

【００７６】

さらに内視鏡２０２には、第１の実施形態における内視鏡２と同様に、撮像素子２２１から延出され、当該撮像素子２２１から挿入部６、操作部１０、ユニバーサルコード１１を経て、コネクタ１２に至るまで延設されたケーブル２８が配設されている。

【００７７】

ケーブル２８は、各種駆動信号（基準クロックＣＬＫ、各種同期信号等）を伝送する駆動信号ライン、撮像素子２２１を駆動するための電源電圧ＶＤＤを供給するための電源供給ライン、前記撮像信号を伝送する撮像信号ライン等を内包するケーブルである。

【００７８】

前記駆動信号ラインは、ビデオプロセッサ３における駆動制御部３２と撮像素子２２１とに接続され、駆動制御部３２から出力された、撮像素子２２１を制御するための各種駆動信号（基準クロックＣＬＫ、各種同期信号等）を伝送する。

【００７９】

前記電源供給ラインは、ビデオプロセッサ３における電源部３３に接続され、撮像素子２２１に対して電源電圧を供給するためのＶＤＤラインおよびグランドライン（ＧＮＤ）を有する。

10

20

30

40

50

## 【 0 0 8 0 】

なお、本第 2 の実施形態においても前記 V D D ライン（電源供給線）は、撮像素子 2 2 1 に接続された後、当該撮像素子 2 2 1 内部に配線され、当該撮像素子 2 2 1 に対して所定の電源電圧 V D D を供給する役目を果たす。

## 【 0 0 8 1 】

本第 2 の実施形態において撮像素子 2 2 1 は、電源供給線（V D D ライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部 2 5 0 と、所定のタイミングにおいて前記電源電流補正部 2 5 0 に対して制御信号を出力する電源電流制御部 2 6 0 と、を具備する。

## 【 0 0 8 2 】

< 第 2 の実施形態における電源電流補正部および電源電流制御部 >

次に、撮像素子 2 2 1 に設けた電源電流補正部 2 5 0 および電源電流制御部 2 6 0 について図 6 および図 7 を参照して説明する。

## 【 0 0 8 3 】

本第 2 の実施形態において電源電流補正部 2 5 0 は、図 6 に示すように前記信号処理部 2 2 3 内に設けられた出力ドライバ回路 2 5 2 と、当該信号処理部 2 2 3 外に設けられ、電源電流制御部 2 6 0 から出力される制御信号（電源電流制御信号）に制御され前記出力ドライバ回路 2 5 2 における電源電流値を補正するための電源電流補正回路 2 5 1 と、により構成される。

## 【 0 0 8 4 】

前記出力ドライバ回路 2 5 2 は、前記画素部 2 2 2 から出力される画素出力信号を受けて後段に向けて出力する、C M O S イメージセンサにおいて通常設けられる出力ドライバであって所定の出力トランジスタにより構成され、前記信号処理部 2 2 3 内において電源供給線（V D D ライン）とグランド（G N D）との間に設けられる。

## 【 0 0 8 5 】

前記電源電流補正回路 2 5 1 は、画素部 2 2 2 からの画素出力信号の入力端子（図 7 において“ L o w 端子”）と、当該撮像素子の起動時にのみ印加される電圧信号（起動時印加電圧）の入力端子（図 7 において“ H i g h 端子”）とを備え、これら入力端子を前記電源電流制御部 2 6 0 からの電源電流制御信号に応じて切り換えて、上記いずれか一方の信号を前記出力ドライバ回路 2 5 2 に供給するようになっている。

## 【 0 0 8 6 】

一方、電源電流制御部 2 6 0 は、制御部 2 2 4 内に設けられ、上述した電源電流補正部 2 5 0 に対して所定の制御信号（電源電流制御信号）を生成し送出する制御信号生成部 2 6 1 を備える。

## 【 0 0 8 7 】

この制御信号生成部 2 6 1 は、撮像素子 2 2 1 の起動時（「撮像素子の起動時」の定義については上述のとおりである）において所定の制御信号（電源電流制御信号）を生成し出力する。また、その出力はビデオプロセッサ 3 における駆動制御部 3 2 から入力した同期信号および基準クロック C L K に応じて制御されるようになっている。

## 【 0 0 8 8 】

また、電源電流制御部 2 6 0 から出力される当該制御信号（電源電流制御信号）は、上述したように、電源電流補正部 2 5 0 における電源電流補正回路 2 5 1 における入力端子の切り換え部を制御するようになっている。すなわち、画素部 2 2 2 からの画素出力信号の入力端子（L o w 端子）と、撮像素子の起動時にのみ印加される起動時印加電圧の入力端子（H i g h 端子）とを備え、これらいずれか一方の信号を出力ドライバ回路 2 5 2 における出力トランジスタのゲートに供給するようになっている。

## 【 0 0 8 9 】

なお、この「起動時印加電圧」は、本実施形態においては、出力ドライバ回路 2 5 2 において撮像素子の起動時における電源電流（消費電流）と、通常動作時における電源電流（消費電流）とがほぼ同等となるような電圧値に設定されるようになっている。

10

20

30

40

50

## 【 0 0 9 0 】

ここで、電源電流補正部 2 5 0 は、電源電流制御部 2 6 0 から供給される所定の制御信号（前記電源電流制御信号）に応じて前記電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する役目を果たす。

## 【 0 0 9 1 】

一方、電源電流制御部 2 6 0 は、当該撮像素子 2 2 1 の起動時において電源供給線（VDDライン）に流れる電流を、撮像素子 2 2 1 の通常動作時において電源供給線（VDDライン）に流れる電流に対して相対的に増加させるための制御信号（前記電源電流制御信号）を生成し、所定のタイミングにおいて前記電源電流補正部 2 5 0 に対して当該制御信号を出力する役目を果たす。

10

## 【 0 0 9 2 】

< 本第 2 の実施形態における「撮像素子の起動時」の作用 >

上述の如き構成をなす電源電流補正部 2 5 0 および電源電流制御部 2 6 0 の作用について上述した図 5 を参照して説明する。

## 【 0 0 9 3 】

第 1 の実施形態と同様に、内視鏡 2 およびビデオプロセッサ 3 に対して電源が投入されると、電源供給線（VDDライン）に印加される電源電圧および流れる電流共に徐々に立ち上がる。

## 【 0 0 9 4 】

一方で、電源電流制御部 2 6 0 における制御信号生成部 2 6 1 において、VDDの立ち上がりから間もなく所定電圧値に達すると“Hレベル”の制御信号（電源電流制御信号）が生成され、電源電流補正回路 2 5 1 に向けて出力される。

20

## 【 0 0 9 5 】

電源電流補正回路 2 5 1 においては、当該“Hレベル”の電源電流制御信号に応じて、High端子側が選択され、すなわち、「起動時印加電圧」が選択され当該電圧が出力ドライバ回路 2 5 2 における出力トランジスタのゲートに印加される。これにより出力ドライバ回路 2 5 2 は、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるように制御される。

## 【 0 0 9 6 】

このように、本第 2 の実施形態においても、電源電流補正回路 2 5 1 において「起動時印加電圧」が選択され当該電圧が出力ドライバ回路 2 5 2 における出力トランジスタのゲートに印加されると、撮像素子 2 2 1 に供給される電源供給線（VDDライン）の電流値の立ち上がり特性カーブ（Ia）は、当該出力トランジスタのゲートに当該電圧が印加されないと仮定した特性カーブ（Ib）に比して適正な上昇変化を辿るよう補正されることとなる（図 5 参照）。

30

## 【 0 0 9 7 】

また、この電流値の適正な上昇変化に伴って、電源供給線（VDDライン）の電圧値の特性カーブ（Va）についても、特性カーブ（Vb）に比して適正な変化を辿るよう補正されることとなり、撮像素子 2 2 1 に対して定格を超える電圧が印加されることを防止することができる（図 5 参照）。

40

## 【 0 0 9 8 】

この後、ビデオプロセッサ 3 における駆動制御部 3 2 から同期信号が送出されると、電源電流制御部 2 6 0 において当該同期信号のパルスを検知し、所定のパルス数を検出した後、基準クロックCLKのタイミングに基づいて電源電流補正部 2 5 0 に向けて出力する制御信号（電源電流制御信号）を“Lレベル”に変化させる。

## 【 0 0 9 9 】

そして、この制御信号（電源電流制御信号）の“Lレベル”への立ち下りにより、電源電流補正回路 2 5 1 においてLow端子側が選択され、すなわち、画素部 2 2 2 からの「画素出力信号」が選択され、当該出力信号が出力ドライバ回路 2 5 2 における出力トランジスタのゲートに印加される。これにより出力ドライバ回路 2 5 2 は、通常動作時に係る

50

動作に移行し、画素部 2 2 2 から出力される画素出力信号に応じて所定の撮像信号を出力することとなる。

【 0 1 0 0 】

以上説明したように、本第 2 の実施形態によっても、上述の如く「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することができる。

【 0 1 0 1 】

< 第 3 の実施形態 >

次に、本発明の第 3 の実施形態について説明する。

【 0 1 0 2 】

図 8 は、本発明の第 3 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図であり、図 9 は、第 3 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

10

【 0 1 0 3 】

本第 3 の実施形態の内視鏡は、その基本的な構成は第 1 の実施形態と同様であり、主に電源供給線（VDDライン）に流れる電流を変化させるように電源供給線の負荷を補正する電源電流補正部、および、所定のタイミングにおいて前記電源電流補正部に対して制御信号を出力する電源電流制御部の構成、特に電源電流補正部の構成を異にする。その他の構成は第 1 の実施形態と同様であるので、ここでは第 1 の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

20

【 0 1 0 4 】

図 8 に示すように、第 3 の実施形態の内視鏡 3 0 2 を含む内視鏡システム 3 0 1 においても、内視鏡 3 0 2 における挿入部先端部には、被写体像を入光するレンズを含む対物光学系（図示せず）と、当該対物光学系における結像面に配置された撮像素子 3 2 1 と、が配設される。

【 0 1 0 5 】

当該撮像素子 3 2 1 は、本第 3 の実施形態においても CMOS イメージセンサにより構成される撮像素子であって、被写体像を入光し光電変換した後に所定の画素出力信号を出力する画素部 3 2 2 と、前記画素出力信号を入力し所定の信号処理を行った後、撮像信号として出力する信号処理部 3 2 3 と、これら画素部 3 2 2、信号処理部 3 2 3 等を制御する制御部 3 2 4 と、を備える。

30

【 0 1 0 6 】

さらに内視鏡 3 0 2 には、第 1 の実施形態における内視鏡 2 と同様に、撮像素子 3 2 1 から延出され、当該撮像素子 3 2 1 から挿入部 6、操作部 1 0、ユニバーサルコード 1 1 を経て、コネクタ 1 2 に至るまで延設されたケーブル 2 8 が配設されている。

【 0 1 0 7 】

ケーブル 2 8 は、各種駆動信号（基準クロック CLK、各種同期信号等）を伝送する駆動信号ライン、撮像素子 3 2 1 を駆動するための電源電圧 VDD を供給するための電源供給ライン、前記撮像信号を伝送する撮像信号ライン等を内包するケーブルである。

【 0 1 0 8 】

前記駆動信号ラインは、ビデオプロセッサ 3 における駆動制御部 3 2 と撮像素子 3 2 1 とに接続され、駆動制御部 3 2 から出力された、撮像素子 3 2 1 を制御するための各種駆動信号（基準クロック CLK、各種同期信号等）を伝送する。

40

【 0 1 0 9 】

前記電源供給ラインは、ビデオプロセッサ 3 における電源部 3 3 に接続され、撮像素子 3 2 1 に対して電源電圧を供給するための VDD ラインおよびグラウンドライン（GND）を有する。

【 0 1 1 0 】

なお、本第 3 の実施形態においても前記 VDD ライン（電源供給線）は、撮像素子 3 2 1 に接続された後、当該撮像素子 3 2 1 内部に配線され、当該撮像素子 3 2 1 に対して所

50

定の電源電圧  $VDD$  を供給する役目を果たす。

【0111】

本第3の実施形態において撮像素子321は、電源供給線 ( $VDD$  ライン) に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部350と、所定のタイミングにおいて前記電源電流補正部350に対して制御信号を出力する電源電流制御部360と、を具備する。

【0112】

< 第3の実施形態における電源電流補正部および電源電流制御部 >

次に、撮像素子321に設けた電源電流補正部350および電源電流制御部360について図8および図9を参照して説明する。

10

【0113】

本第3の実施形態において電源電流補正部350は、図8に示すように前記信号処理部323内に設けられた差動信号ドライバ回路352と、当該差動信号ドライバ回路352外に設けられ、電源電流制御部360から出力される制御信号 (電源電流制御信号) に制御され前記差動信号ドライバ回路352における電源電流値を補正するための電源電流補正回路351と、により構成される。

【0114】

差動信号ドライバ回路352は、前記画素部322から出力される画素出力信号を入力し所定の差動信号である撮像信号を後段に向けて出力するドライバーであって、前記信号処理部323内において電源供給線 ( $VDD$  ライン) とグランド ( $GND$ ) との間に設けられる。

20

【0115】

また、電源電流補正回路351は、当該差動出力ドライバ回路352の駆動電流を変化させる可変電流源により構成され、電源供給線 ( $VDD$  ライン) とグランド ( $GND$ ) との間において前記差動信号ドライバ回路352に対して直列に接続され、当該差動出力ドライバ回路352の駆動電流を切り換え可能とする補正回路としての役目を果たす。

【0116】

一方、電源電流制御部360は、制御部324内に設けられ、上述した電源電流補正部350に対して所定の制御信号 (電源電流制御信号) を生成し送出する制御信号生成部361を備える。

30

【0117】

この制御信号生成部361は、撮像素子321の起動時 (「撮像素子の起動時」の定義については上述のとおりである) において所定の制御信号 (電源電流制御信号) を生成し出力する。また、その出力はビデオプロセッサ3における駆動制御部32から入力した同期信号および基準クロック  $CLK$  に応じて制御されるようになっている。

【0118】

また、電源電流制御部360から出力される当該制御信号 (電源電流制御信号) は、上述したように、電源電流補正部350における電源電流補正回路351 (以下、可変電流源351ともいう) を制御するようになっている。

40

【0119】

すなわち、この「可変電流源351」は、上記電源電流制御部360から出力される電源電流制御信号に応じてその「電流値」が切り換えられるようになっており、差動信号ドライバ回路352において撮像素子の起動時における電源電流 (消費電流) と、通常動作時における電源電流 (消費電流) とがほぼ同等となるように、「撮像素子の起動時」における「起動時用の電流値」が設定されるようになっている。

【0120】

具体的に可変電流源351は、「撮像素子の起動時」においては、相対的に差動信号ドライバ回路352の駆動電流が増すことにより、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるような「起動時用の電流値」に切り換わるように制御される。

50

## 【 0 1 2 1 】

ここで、電源電流補正部 3 5 0 は、電源電流制御部 3 6 0 から供給される所定の制御信号（前記電源電流制御信号）に応じて前記電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する役目を果たす。

## 【 0 1 2 2 】

一方、電源電流制御部 3 6 0 は、当該撮像素子 3 2 1 の起動時において電源供給線（VDDライン）に流れる電流を、撮像素子 3 2 1 の通常動作時において電源供給線（VDDライン）に流れる電流に対して相対的に増加させるための制御信号（前記電源電流制御信号）を生成し、所定のタイミングにおいて前記電源電流補正部 3 5 0 に対して当該制御信号を出力する役目を果たす。

10

## 【 0 1 2 3 】

< 本第 3 の実施形態における「撮像素子の起動時」の作用 >

上述の如き構成をなす電源電流補正部 3 5 0 および電源電流制御部 3 6 0 の作用について上述した図 5 を参照して説明する。

## 【 0 1 2 4 】

第 1 の実施形態と同様に、内視鏡 2 およびビデオプロセッサ 3 に対して電源が投入されると、電源供給線（VDDライン）に印加される電源電圧および流れる電流共に徐々に立ち上がる。

## 【 0 1 2 5 】

一方で、電源電流制御部 3 6 0 における制御信号生成部 3 6 1 において、VDDの立ち上がりから間もなく所定電圧値に達すると“Hレベル”の制御信号（電源電流制御信号）が生成され、電源電流補正回路（可変電流源）3 5 1 に向けて出力される。

20

## 【 0 1 2 6 】

前記可変電流源 3 5 1 においては、当該“Hレベル”の電源電流制御信号に応じて、相対的に差動信号ドライバ回路 3 5 2 の駆動電流が増すような電流値に切り換わり、これにより差動信号ドライバ回路 3 5 2 は、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるように制御される。

## 【 0 1 2 7 】

このように、本第 3 の実施形態においても、電源電流補正回路（可変電流源）3 5 1 が「起動時用の電流値」に切り換えられると、撮像素子 3 2 1 に供給される電源供給線（VDDライン）の電流値の立ち上がり特性カーブ（Ia）は、当該可変電流源 3 5 1 が「起動時用の電流値」に切り換えられていない仮定した特性カーブ（Ib）に比して適正な上昇変化を辿るよう補正されることとなる（図 5 参照）。

30

## 【 0 1 2 8 】

また、この電流値の適正な上昇変化に伴って、電源供給線（VDDライン）の電圧値の特性カーブ（Va）についても、特性カーブ（Vb）に比して適正な変化を辿るよう補正されることとなり、撮像素子 3 2 1 に対して定格を超える電圧が印加されることを防止することができる（図 5 参照）。

## 【 0 1 2 9 】

この後、ビデオプロセッサ 3 における駆動制御部 3 2 から同期信号が送出されると、電源電流制御部 3 6 0 において当該同期信号のパルスを検知し、所定のパルス数を検出した後、基準クロック CLK のタイミングに基づいて電源電流補正部 3 5 0 に向けて出力する制御信号（電源電流制御信号）を“Lレベル”に変化させる。

40

## 【 0 1 3 0 】

そして、この制御信号（電源電流制御信号）の“Lレベル”への立ち下りにより、電源電流補正回路（可変電流源）3 5 1 が「通常動作時の電流値」に切り換えられると、差動信号ドライバ回路 3 5 2 は通常動作時に係る動作に移行し、画素部 3 2 2 から出力される画素出力信号に応じて所定の撮像信号を出力することとなる。

## 【 0 1 3 1 】

以上説明したように、本第 3 の実施形態によっても、上述の如く「撮像素子の起動時」

50

等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することができる。

【0132】

< 第4の実施形態 >

次に、本発明の第4の実施形態について説明する。

【0133】

図10は、本発明の第4の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図であり、図11は、第4の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【0134】

本第4の実施形態の内視鏡は、その基本的な構成は第1の実施形態と同様であり、主に電源供給線（VDDライン）に流れる電流を変化させるように電源供給線の負荷を補正する電源電流補正部、および、所定のタイミングにおいて前記電源電流補正部に対して制御信号を出力する電源電流制御部の構成、特に電源電流補正部の構成を異にする。その他の構成は第1の実施形態と同様であるので、ここでは第1の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

【0135】

図10に示すように、第4の実施形態の内視鏡402を含む内視鏡システム401においても、内視鏡402における挿入部先端部には、被写体像を入光するレンズを含む対物光学系（図示せず）と、当該対物光学系における結像面に配置された撮像素子421と、  
20

【0136】

当該撮像素子421は、本第4の実施形態においてもCMOSイメージセンサにより構成される撮像素子であって、被写体像を入光し光電変換した後に所定の画素出力信号を出力する画素部422と、前記画素出力信号を入力し所定の信号処理を行った後、撮像信号として出力する信号処理部423と、これら画素部422、信号処理部423等を制御する制御部424と、を備える。

【0137】

さらに内視鏡402には、第1の実施形態における内視鏡2と同様に、撮像素子421から延出され、当該撮像素子421から挿入部6、操作部10、ユニバーサルコード11  
30

【0138】

ケーブル28は、各種駆動信号（基準クロックCLK、各種同期信号等）を送信する駆動信号ライン、撮像素子421を駆動するための電源電圧VDDを供給するための電源供給ライン、前記撮像信号を送信する撮像信号ライン等を内包するケーブルである。

【0139】

前記駆動信号ラインは、ビデオプロセッサ3における駆動制御部32と撮像素子421とに接続され、駆動制御部32から出力された、撮像素子421を制御するための各種駆動信号（基準クロックCLK、各種同期信号等）を送信する。

【0140】

前記電源供給ラインは、ビデオプロセッサ3における電源部33に接続され、撮像素子421に対して電源電圧を供給するためのVDDラインおよびグランドライン（GND）を有する。  
40

【0141】

なお、本第4の実施形態においても前記VDDライン（電源供給線）は、撮像素子421に接続された後、当該撮像素子421内部に配線され、当該撮像素子421に対して所定の電源電圧VDDを供給する役目を果たす。

【0142】

本第4の実施形態において撮像素子421は、電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部450と、所定の  
50



タイミングにおいて前記電源電流補正部 4 5 0 に対して制御信号を出力する電源電流制御部 4 6 0 と、を具備する。

【 0 1 4 3 】

< 第 4 の実施形態における電源電流補正部および電源電流制御部 >

次に、撮像素子 4 2 1 に設けた電源電流補正部 4 5 0 および電源電流制御部 4 6 0 について図 1 0 および図 1 1 を参照して説明する。

【 0 1 4 4 】

本第 4 の実施形態において電源電流補正部 4 5 0 は、図 1 0 に示すように前記信号処理部 4 2 3 内に設けられた差動信号ドライバ回路 4 5 2 と、当該差動信号ドライバ回路 4 5 2 外に設けられ、電源電流制御部 4 6 0 から出力される制御信号（電源電流制御信号）に制御され前記差動信号ドライバ回路 4 5 2 における電源電流値を補正するための電源電流補正回路 4 5 1 と、により構成される。

10

【 0 1 4 5 】

差動信号ドライバ回路 4 5 2 は、第 3 の実施形態と同様に、前記画素部 4 2 2 から出力される画素出力信号を入力し所定の差動信号である撮像信号を後段に向けて出力するドライバであって、前記信号処理部 4 2 3 内において電源供給線（VDDライン）とグランド（GND）との間に設けられる。

【 0 1 4 6 】

また、電源電流補正回路 4 5 1 は、当該差動出力ドライバ回路 4 5 2 の駆動電流を設定する複数の電流源である第 1 の電流源 4 5 4 と第 2 の電流源 4 5 5 と、を有する。さらに電源電流補正回路 4 5 1 は、差動信号ドライバ回路 4 5 2 の電流源として、第 1 の電流源 4 5 4 と第 2 の電流源 4 5 5 とが並列に接続された上で、これらの並列に接続された電流源が差動信号ドライバ回路 4 5 2 と直列に接続される第 1 の状態（起動時の状態；“High 端子”が選択された状態）と、第 1 の電流源 4 5 4 のみが差動信号ドライバ回路 4 5 2 と直列に接続される第 2 の状態（通常動作時の状態；“Low 端子”が選択された状態）と、とを切り換える電流源選択スイッチ 4 5 3 と、をさらに有して構成される。

20

【 0 1 4 7 】

なお、当該電源電流補正回路 4 5 1 は、上述した第 1 の電流源 4 5 4、または第 1 の電流源 4 5 4 と第 2 の電流源 4 5 5 の並列回路が、電源供給線（VDDライン）とグランド（GND）との間において前記差動信号ドライバ回路 4 5 2 に対して直列に接続されることから、当該差動出力ドライバ回路 4 5 2 の駆動電流を切り換え可能とする補正回路としての役目を果たす。

30

【 0 1 4 8 】

一方、電源電流制御部 4 6 0 は、制御部 4 2 4 内に設けられ、上述した電源電流補正部 4 5 0 に対して所定の制御信号（電源電流制御信号）を生成し送出する制御信号生成部 4 6 1 を備える。

【 0 1 4 9 】

この制御信号生成部 4 6 1 は、撮像素子 4 2 1 の起動時（「撮像素子の起動時」の定義については上述のとおりである）において所定の制御信号（電源電流制御信号）を生成し出力する。また、その出力はビデオプロセッサ 3 における駆動制御部 3 2 から入力した同期信号および基準クロック CLK に応じて制御されるようになっている。

40

【 0 1 5 0 】

また、電源電流制御部 4 6 0 から出力される当該制御信号（電源電流制御信号）は、上述したように、電源電流補正部 4 5 0 における電源電流補正回路 4 5 1 における上記電流源選択スイッチ 4 5 3 を制御するようになっている。

【 0 1 5 1 】

すなわち、電源電流補正回路 4 5 1 は、上記電源電流制御部 4 6 0 から出力される電源電流制御信号に応じて、上述の如く前記差動出力ドライバ回路 4 5 2 の駆動電流を設定する電流源の種類を選択することにより、差動信号ドライバ回路 4 5 2 に流れる駆動電流の「電流値」を選択するようになっている。

50

## 【0152】

すなわち、電源電流補正回路451は、その「電流値」を切り換えるようになっており、差動信号ドライバ回路452において撮像素子の起動時における電源電流（消費電流）と、通常動作時における電源電流（消費電流）とがほぼ同等となるように、前記第1の電流源454および第2の電流源455の「電流値」が設定されるようになっている。

## 【0153】

具体的に電源電流補正回路451は、「撮像素子の起動時」においては、相対的に差動信号ドライバ回路452の駆動電流が増すことにより、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるような「起動時用の電流値」に切り換わるように制御される。

10

## 【0154】

ここで、電源電流補正部450は、電源電流制御部460から供給される所定の制御信号（前記電源電流制御信号）に応じて前記電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する役目を果たす。

## 【0155】

一方、電源電流制御部460は、当該撮像素子421の起動時において電源供給線（VDDライン）に流れる電流を、撮像素子421の通常動作時において電源供給線（VDDライン）に流れる電流に対して相対的に増加させるための制御信号（前記電源電流制御信号）を生成し、所定のタイミングにおいて前記電源電流補正部450に対して当該制御信号を出力する役目を果たす。

20

## 【0156】

<本第4の実施形態における「撮像素子の起動時」の作用>

上述の如き構成をなす電源電流補正部450および電源電流制御部460の作用について上述した図5を参照して説明する。

## 【0157】

第1の実施形態と同様に、内視鏡2およびビデオプロセッサ3に対して電源が投入されると、電源供給線（VDDライン）に印加される電源電圧および流れる電流共に徐々に立ち上がる。

## 【0158】

一方で、電源電流制御部460における制御信号生成部461において、VDDの立ち上がりから間もなく所定電圧値に達すると“Hレベル”の制御信号（電源電流制御信号）が生成され、電源電流補正回路451に向けて出力される。

30

## 【0159】

前記電源電流補正回路451においては、当該“Hレベル”の電源電流制御信号に応じて電流源選択スイッチ453が切り換わり、相対的に差動信号ドライバ回路452の駆動電流が増すように第1の電流源454と第2の電流源455とが稼働する状態が選択され、これにより差動信号ドライバ回路452は、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるように制御される。

## 【0160】

このように、本第4の実施形態においても、電源電流補正回路451が「起動時用の電流値」に切り換えられると、撮像素子421に供給される電源供給線（VDDライン）の電流値の立ち上がり特性カーブ（Ia）は、当該電源電流補正回路451が「起動時用の電流値」に切り換えられていない仮定した特性カーブ（Ib）に比して適正な上昇変化を辿るよう補正されることとなる（図5参照）。

40

## 【0161】

また、この電流値の適正な上昇変化に伴って、電源供給線（VDDライン）の電圧値の特性カーブ（Va）についても、特性カーブ（Vb）に比して適正な変化を辿るよう補正されることとなり、撮像素子421に対して定格を超える電圧が印加されることを防止することができる（図5参照）。

## 【0162】

50

この後、ビデオプロセッサ 3 における駆動制御部 3 2 から同期信号が送出されると、電源電流制御部 4 6 0 において当該同期信号のパルスを検知し、所定のパルス数を検出した後、基準クロック C L K のタイミングに基づいて電源電流補正部 4 5 0 に向けて出力する制御信号（電源電流制御信号）を“ L レベル”に変化させる。

【 0 1 6 3 】

そして、この制御信号（電源電流制御信号）の“ L レベル”への立ち下りにより、電源電流補正回路 4 5 1 が「通常動作時の電流値」に切り換えられると、差動信号ドライバ回路 4 5 2 は通常動作時に係る動作に移行し、画素部 4 2 2 から出力される画素出力信号に応じて所定の撮像信号を出力することとなる。

【 0 1 6 4 】

以上説明したように、本第 4 の実施形態によっても、上述の如く「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することができる。

【 0 1 6 5 】

< 第 5 の実施形態 >

次に、本発明の第 5 の実施形態について説明する。

【 0 1 6 6 】

図 1 2 は、本発明の第 5 の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図であり、図 1 3 は、第 5 の実施形態の内視鏡における電源電流補正部および電源電流制御部の構成を示すブロック図である。

【 0 1 6 7 】

本第 5 の実施形態の内視鏡は、その基本的な構成は第 1 の実施形態と同様であり、主に電源供給線（V D D ライン）に流れる電流を変化させるように電源供給線の負荷を補正する電源電流補正部、および、所定のタイミングにおいて前記電源電流補正部に対して制御信号を出力する電源電流制御部の構成、特に電源電流補正部の構成を異にする。その他の構成は第 1 の実施形態と同様であるので、ここでは第 1 の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

【 0 1 6 8 】

図 1 2 に示すように、第 5 の実施形態の内視鏡 5 0 2 を含む内視鏡システム 5 0 1 においても、内視鏡 5 0 2 における挿入部先端部には、被写体像を入光するレンズを含む対物光学系（図示せず）と、当該対物光学系における結像面に配置された撮像素子 5 2 1 と、が配設される。

【 0 1 6 9 】

当該撮像素子 5 2 1 は、本第 5 の実施形態においても C M O S イメージセンサにより構成される撮像素子であって、被写体像を入光し光電変換した後に所定の画素出力信号を出力する画素部 5 2 2 と、前記画素出力信号を入力し所定の信号処理を行った後、撮像信号として出力する信号処理部 5 2 3 と、これら画素部 5 2 2、信号処理部 5 2 3 等を制御する制御部 5 2 4 と、を備える。

【 0 1 7 0 】

さらに内視鏡 5 0 2 には、第 1 の実施形態における内視鏡 2 と同様に、撮像素子 5 2 1 から延出され、当該撮像素子 5 2 1 から挿入部 6、操作部 1 0、ユニバーサルコード 1 1 を経て、コネクタ 1 2 に至るまで延設されたケーブル 2 8 が配設されている。

【 0 1 7 1 】

ケーブル 2 8 は、各種駆動信号（基準クロック C L K、各種同期信号等）を伝送する駆動信号ライン、撮像素子 5 2 1 を駆動するための電源電圧 V D D を供給するための電源供給ライン、前記撮像信号を伝送する撮像信号ライン等を内包するケーブルである。

【 0 1 7 2 】

前記駆動信号ラインは、ビデオプロセッサ 3 における駆動制御部 3 2 と撮像素子 5 2 1 とに接続され、駆動制御部 3 2 から出力された、撮像素子 5 2 1 を制御するための各種駆動信号（基準クロック C L K、各種同期信号等）を伝送する。

## 【 0 1 7 3 】

前記電源供給ラインは、ビデオプロセッサ 3 における電源部 3 3 に接続され、撮像素子 5 2 1 に対して電源電圧を供給するための V D D ラインおよびグラウンドライン ( G N D ) を有する。

## 【 0 1 7 4 】

なお、本第 5 の実施形態においても前記 V D D ライン ( 電源供給線 ) は、撮像素子 5 2 1 に接続された後、当該撮像素子 5 2 1 内部に配線され、当該撮像素子 5 2 1 に対して所定の電源電圧 V D D を供給する役目を果たす。

## 【 0 1 7 5 】

本第 5 の実施形態において撮像素子 5 2 1 は、電源供給線 ( V D D ライン ) に流れる電流を変化させるように当該電源供給線の負荷を補正する電源電流補正部 5 5 0 と、所定のタイミングにおいて前記電源電流補正部 4 5 0 に対して制御信号を出力する電源電流制御部 5 6 0 と、を具備する。

10

## 【 0 1 7 6 】

< 第 5 の実施形態における電源電流補正部および電源電流制御部 >

次に、撮像素子 5 2 1 に設けた電源電流補正部 5 5 0 および電源電流制御部 5 6 0 について図 1 2 および図 1 3 を参照して説明する。

## 【 0 1 7 7 】

本第 5 の実施形態において電源電流補正部 5 5 0 は、図 1 2 に示すように前記信号処理部 5 2 3 内に設けられた差動信号ドライバ回路 5 5 2 と、当該差動信号ドライバ回路 5 5 2 外に設けられ、電源電流制御部 5 6 0 から出力される制御信号 ( 電源電流制御信号 ) に制御され前記差動信号ドライバ回路 5 5 2 における電源電流値を補正するための電源電流補正回路 5 5 1 と、により構成される。

20

## 【 0 1 7 8 】

差動信号ドライバ回路 5 5 2 は、第 3 の実施形態と同様に、前記画素部 5 2 2 から出力される画素出力信号を入力し所定の差動信号である撮像信号を後段に向けて出力するドライバであって、前記信号処理部 5 2 3 内において電源供給線 ( V D D ライン ) とグラウンド ( G N D ) との間に設けられる。

## 【 0 1 7 9 】

また、電源電流補正回路 5 5 1 は、当該差動出力ドライバ回路 5 5 2 の駆動電流を設定するトランジスタ 5 5 4 と、トランジスタ 5 5 4 に第 1 のリファレンス電圧が印加する第 1 の状態 ( 起動時の状態 ; “ H i g h 端子 ” が選択された状態 ) と、トランジスタ 5 5 4 に第 2 のリファレンス電圧が印加する第 2 の状態 ( 通常動作時の状態 ; “ L o w 端子 ” が選択された状態 ) と、とを切り換える印加電圧選択スイッチ 5 5 3 と、を有して構成される。

30

## 【 0 1 8 0 】

なお、当該電源電流補正回路 5 5 1 は、上述したトランジスタ 5 5 4 が、電源供給線 ( V D D ライン ) とグラウンド ( G N D ) との間において前記差動信号ドライバ回路 5 5 2 に対して直列に接続されることから、当該差動出力ドライバ回路 5 5 2 の駆動電流を切り換え可能とする補正回路としての役目を果たす。

40

## 【 0 1 8 1 】

一方、電源電流制御部 5 6 0 は、制御部 5 2 4 内に設けられ、上述した電源電流補正部 5 5 0 に対して所定の制御信号 ( 電源電流制御信号 ) を生成し送出する制御信号生成部 5 6 1 を備える。

## 【 0 1 8 2 】

この制御信号生成部 5 6 1 は、撮像素子 5 2 1 の起動時 ( 「撮像素子の起動時」 の定義については上述のとおりである ) において所定の制御信号 ( 電源電流制御信号 ) を生成し出力する。また、その出力はビデオプロセッサ 3 における駆動制御部 3 2 から入力した同期信号および基準クロック C L K に応じて制御されるようになっている。

## 【 0 1 8 3 】

50

また、電源電流制御部 560 から出力される当該制御信号（電源電流制御信号）は、上述したように、電源電流補正部 550 における電源電流補正回路 551 における上記印加電圧選択スイッチ 553 を制御するようになっている。

【0184】

すなわち、電源電流補正回路 551 は、上記電源電流制御部 560 から出力される電源電流制御信号に応じて、上述の如く前記トランジスタ 554 に印加するリファレンス電圧を選択することにより、差動信号ドライバ回路 552 に流れる駆動電流の「電流値」を選択するようになっている。

【0185】

すなわち、電源電流補正回路 551 は、リファレンス電圧を選択することにより「差動信号ドライバ回路 552 に流れる駆動電流の電流値」を切り換えるようになっており、差動信号ドライバ回路 552 において撮像素子の起動時における電源電流（消費電流）と、通常動作時における電源電流（消費電流）とがほぼ同等となるように、前記第 1 のリファレンス電圧と第 2 のリファレンス電圧が設定されるようになっている。

10

【0186】

具体的に電源電流補正回路 551 は、「撮像素子の起動時」においては、相対的に差動信号ドライバ回路 552 の駆動電流が増すことにより、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるような「起動時用の電流値」に切り換わるように制御される。

【0187】

ここで、電源電流補正部 550 は、電源電流制御部 560 から供給される所定の制御信号（前記電源電流制御信号）に応じて前記電源供給線（VDDライン）に流れる電流を変化させるように当該電源供給線の負荷を補正する役目を果たす。

20

【0188】

一方、電源電流制御部 560 は、当該撮像素子 521 の起動時において電源供給線（VDDライン）に流れる電流を、撮像素子 521 の通常動作時において電源供給線（VDDライン）に流れる電流に対して相対的に増加させるための制御信号（前記電源電流制御信号）を生成し、所定のタイミングにおいて前記電源電流補正部 550 に対して当該制御信号を出力する役目を果たす。

【0189】

< 本第 5 の実施形態における「撮像素子の起動時」の作用 >

上述の如き構成をなす電源電流補正部 550 および電源電流制御部 560 の作用について上述した図 5 を参照して説明する。

30

【0190】

第 1 の実施形態と同様に、内視鏡 2 およびビデオプロセッサ 3 に対して電源が投入されると、電源供給線（VDDライン）に印加される電源電圧および流れる電流共に徐々に立ち上がる。

【0191】

一方で、電源電流制御部 560 における制御信号生成部 561 において、VDDの立ち上がりから間もなく所定電圧値に達すると“Hレベル”の制御信号（電源電流制御信号）が生成され、電源電流補正回路 551 に向けて出力される。

40

【0192】

前記電源電流補正回路 551 においては、当該“Hレベル”の電源電流制御信号に応じて印加電圧選択スイッチ 553 が切り換わり、相対的に差動信号ドライバ回路 552 の駆動電流が増すように、トランジスタ 554 に対して第 1 のリファレンス電圧が印加される状態が選択され、これにより差動信号ドライバ回路 552 は、当該撮像素子の起動時においても、通常動作時における消費電流とほぼ同等の電流が流れるように制御される。

【0193】

このように、本第 5 の実施形態においても、電源電流補正回路 551 が「起動時用の電流値」に切り換えられると、撮像素子 521 に供給される電源供給線（VDDライン）の

50

電流値の立ち上がり特性カーブ（I a）は、当該電源電流補正回路 5 5 1 が「起動時用の電流値」に切り換えられていない仮定した特性カーブ（I b）に比して適正な上昇変化を辿るよう補正されることとなる（図 5 参照）。

【0194】

また、この電流値の適正な上昇変化に伴って、電源供給線（V D Dライン）の電圧値の特性カーブ（V a）についても、特性カーブ（V b）に比して適正な変化を辿るよう補正されることとなり、撮像素子 5 2 1 に対して定格を超える電圧が印加されることを防止することができる（図 5 参照）。

【0195】

この後、ビデオプロセッサ 3 における駆動制御部 3 2 から同期信号が送出されると、電源電流制御部 5 6 0 において当該同期信号のパルスを検知し、所定のパルス数を検出した後、基準クロック C L K のタイミングに基づいて電源電流補正部 5 5 0 に向けて出力する制御信号（電源電流制御信号）を“Lレベル”に変化させる。

10

【0196】

そして、この制御信号（電源電流制御信号）の“Lレベル”への立ち下りにより、電源電流補正回路 5 5 1 が「通常動作の電流値」に切り換えられると、差動信号ドライバ回路 5 5 2 は通常動作時に係る動作に移行し、画素部 5 2 2 から出力される画素出力信号に応じて所定の撮像信号を出力することとなる。

【0197】

以上説明したように、本第 5 の実施形態によっても、上述の如く「撮像素子の起動時」等の動作不安定時における意図しない消費電流の低下状態を是正し、起動時と通常動作時とで消費電流を一定化することができる。

20

【0198】

本発明は、上述した実施形態に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

【符号の説明】

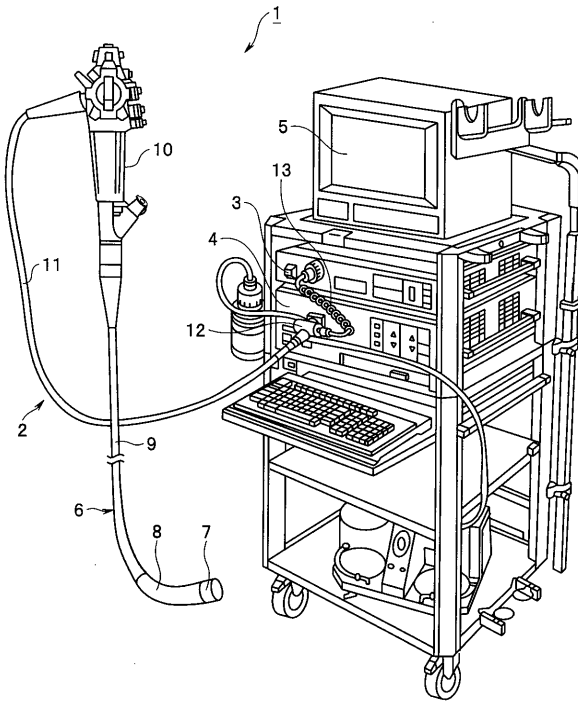
【0199】

- 1 ... 内視鏡システム
- 2 ... 内視鏡
- 7 ... 先端部
- 1 2 1、2 2 1、3 2 1、4 2 1、5 2 1 ... 撮像素子（C M O S イメージセンサ）
- 1 2 2、2 2 2、3 2 2、4 2 2、5 2 2 ... 画素部
- 1 2 3、2 2 3、3 2 3、4 2 3、5 2 3 ... 信号処理部
- 1 2 4、2 2 4、3 2 4、4 2 4、5 2 4 ... 制御部
- 2 8 ... ケーブル
- 3 ... ビデオプロセッサ
- 3 1 ... 撮像信号処理部
- 3 2 ... 駆動制御部
- 3 3 ... 電源部
- 4 ... 光源装置
- 1 5 0、2 5 0、3 5 0、4 5 0、5 5 0 ... 電源電流補正部
- 1 5 1、2 5 1、3 5 1、4 5 1、5 5 1 ... 電源電流補正回路
- 1 6 0、2 6 0、3 6 0、4 6 0、5 6 0 ... 電源電流制御部
- 2 5 2 ... 出力ドライバ回路
- 3 5 2、4 5 2、5 5 2 ... 差動信号ドライバ回路
- 2 6 1、3 6 1、4 6 1、5 6 1 ... 制御信号生成部

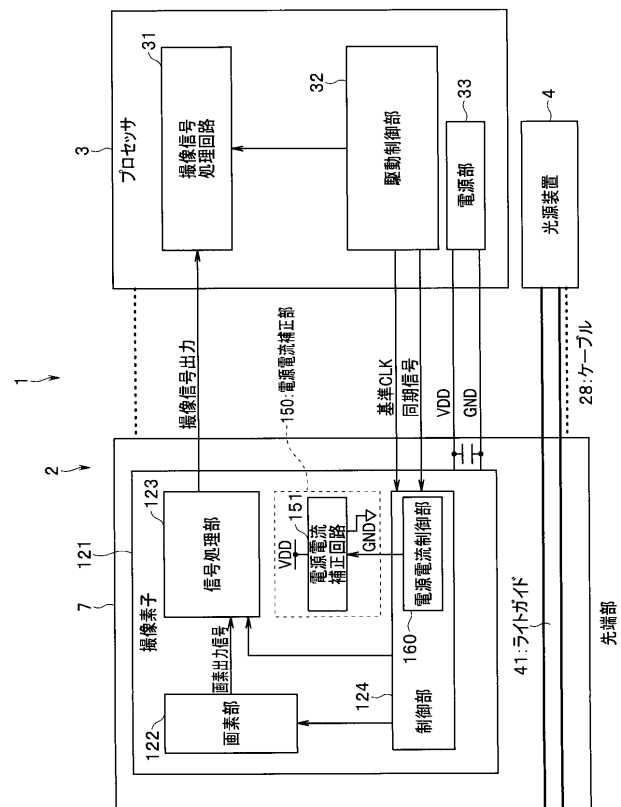
30

40

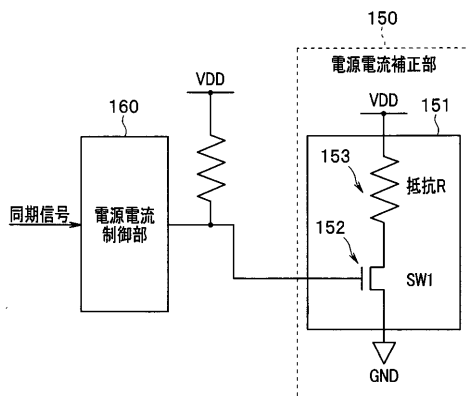
【 図 1 】



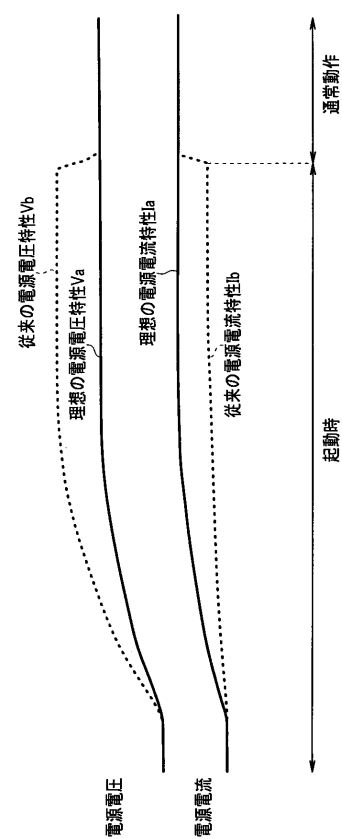
【 図 2 】



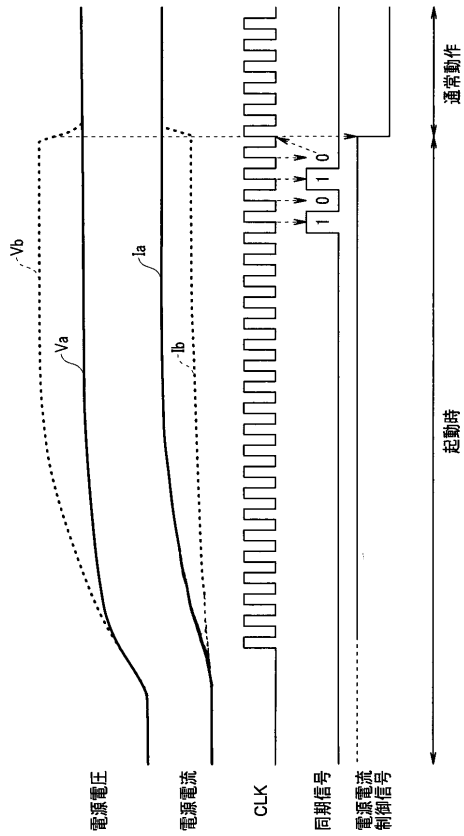
【 図 3 】



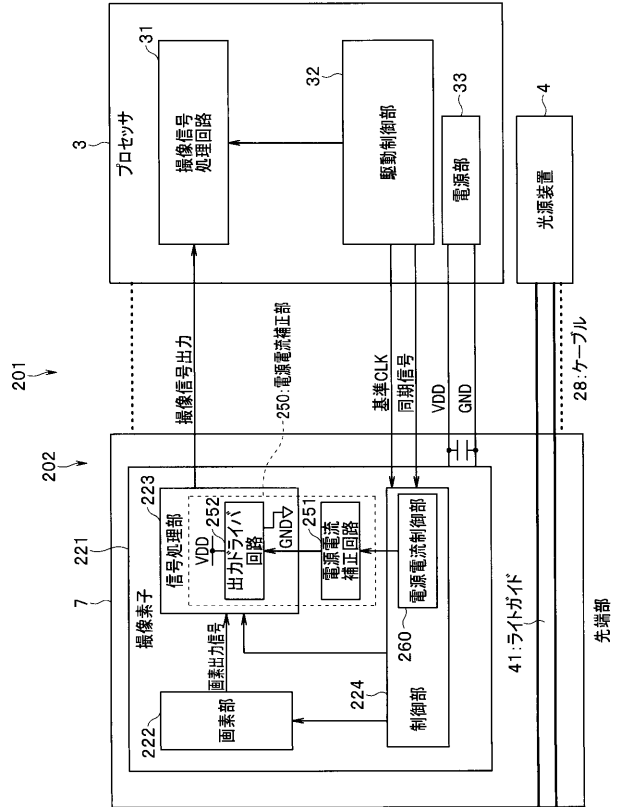
【 図 4 】



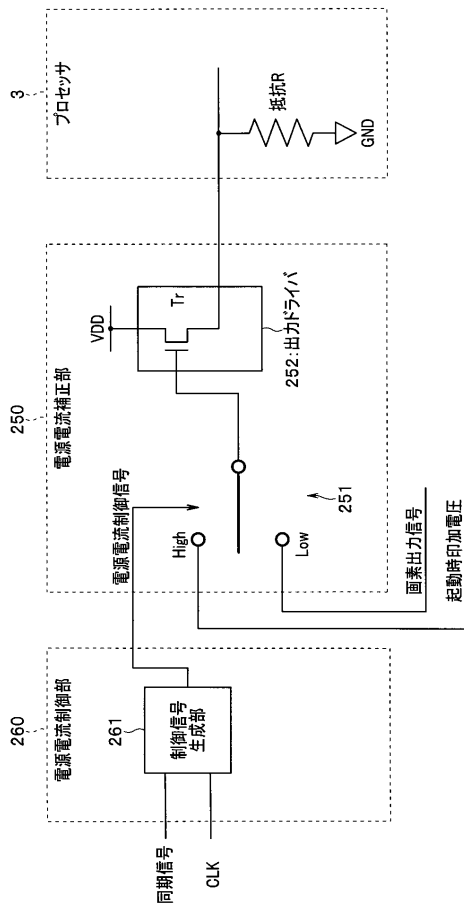
【図 5】



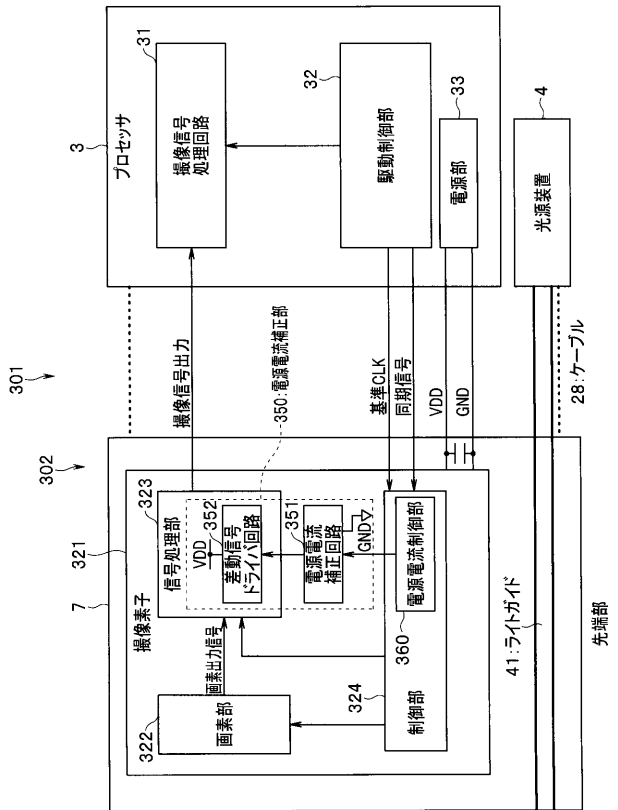
【図 6】



【図 7】

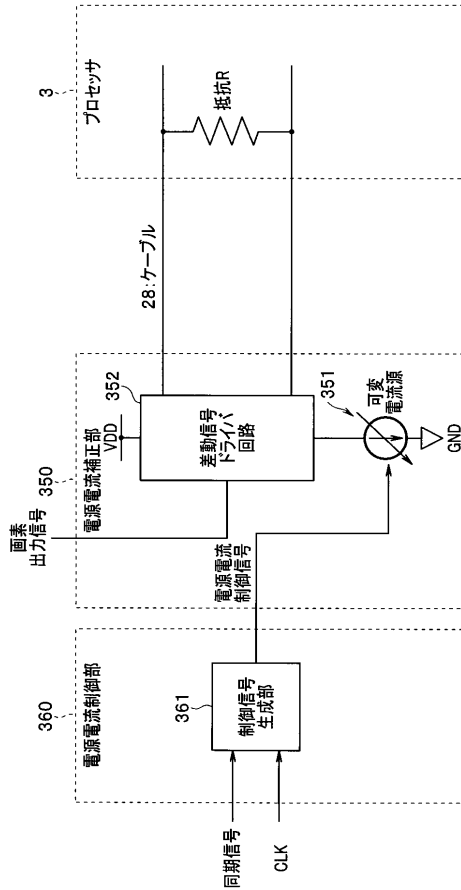


【図 8】

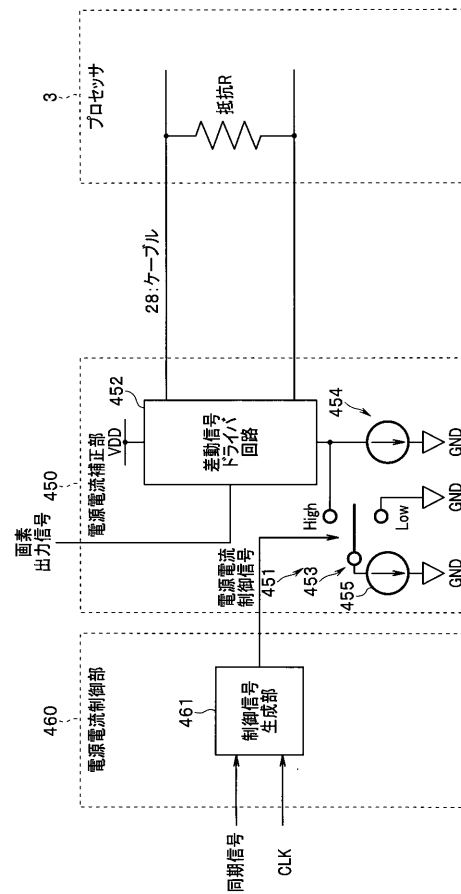




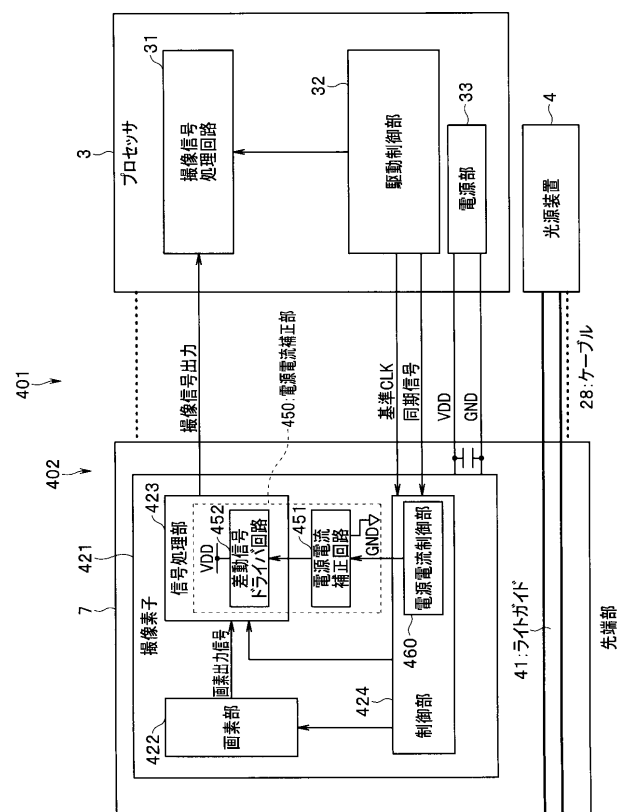
【図 9】



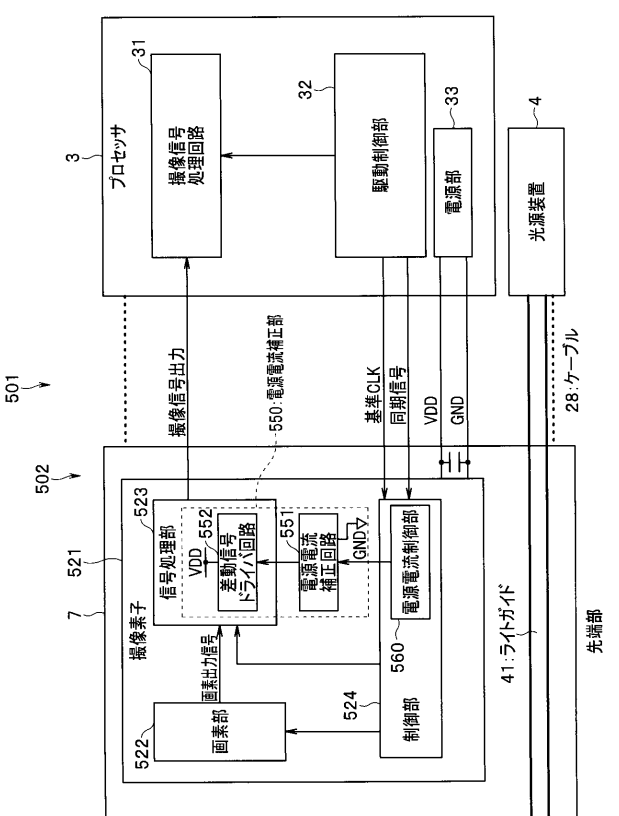
【図 11】



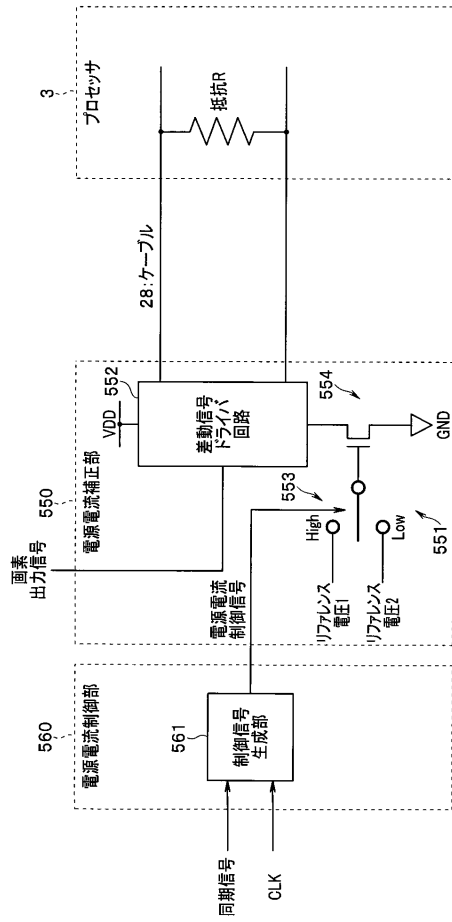
【図 10】



【図 12】



【図 13】



---

フロントページの続き

Fターム(参考) 4C161 CC06 DD03 FF45 JJ11 LL02 SS03

专利名称(译)	内镜		
公开(公告)号	<a href="#">JP2018187172A</a>	公开(公告)日	2018-11-29
申请号	JP2017093368	申请日	2017-05-09
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	齋藤 匡史		
发明人	齋藤 匡史		
IPC分类号	A61B1/04 A61B1/05 A61B1/00 G02B23/24		
FI分类号	A61B1/04.530 A61B1/05 A61B1/00.680 G02B23/24.B		
F-TERM分类号	2H040/CA04 2H040/CA11 2H040/CA22 2H040/DA02 2H040/DA11 2H040/DA12 2H040/DA14 2H040/DA15 2H040/DA21 2H040/GA02 2H040/GA11 4C161/CC06 4C161/DD03 4C161/FF45 4C161/JJ11 4C161/LL02 4C161/SS03		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：在图像拾取元件启动时校正电流消耗的意外减小状态，并且在激活时和正常操作时稳定电流消耗。根据预定控制信号流过VDD线的电流；以及设置在图像拾取元件中并从电源向图像拾取元件提供预定电源电压的控制电路，在图像拾取元件激活时流过VDD线的电流被设置为图像拾取元件的正常值电源电流控制单元160产生预定的控制信号，用于在操作期间相对增加在VDD线中流动的电流，并在预定的定时将控制信号输出到电源电流校正单元150；，包括：a。

